

Testfreundliches Design von elektronischen Baugruppen (Design for Testability)



Für viele Testprobleme, die durch eine nicht testfähig entwickelte Baugruppe auftraten, wurden häufig Lösungen geschaffen, die in keiner Weise versucht haben, das Problem zu beseitigen, im Gegenteil, aus einem kleinen Problem wurde ein großes gemacht. Für das Problem, das mit 500 € zu beseitigen gewesen wäre, wurden eine oder verschiedene Lösungen mit Kosten von vielen tausend Euro geschaffen. Für die Testindustrie ist das zwar sehr lukrativ, schafft aber neue, unserer Meinung nach allerdings unnötige und falsche Produkte.

Wir wollen erkennen, wo die Probleme liegen und Lösungen aufzeigen, wie Produkte testbar und produzierbar konstruiert werden. Man kann Qualität nur entwickeln und produzieren, aber nicht in das Produkt hineintesten. Viele an sich fähige Entwickler haben noch nie im Prüffeld gearbeitet und verstehen deshalb nicht, welche Probleme, Kosten und Zeitverluste durch nicht testfähiges Design entstehen.

Für einen Incircuit- und/oder Funktionstest ist eine Adaption nötig, denn sie bildet das Bindeglied zwischen der zu prüfenden Flachbaugruppe und dem Testautomaten. Solch eine Adaption kann in den einfachsten Fällen über Steckverbinder hergestellt werden, aber im Regelfall, vor allem beim Incircuittest, über gefederte Kontaktstifte. Um die Abtast- oder Kontaktierungspunkte der Flachbaugruppe zu erreichen, werden die Prüfflächen bereits mit in das Layout designed. Zur Kontaktierung können aber auch vorhandene Durchsteckbauteilpins verwendet werden und Durchkontaktierungen, die nicht mit Lötstopplack zgedruckt sind. Es empfiehlt sich jedoch, grundsätzlich Prüfflächen zu setzen.

Design for Testability

Um eine Adaption über Nadelbett kostengünstig und zuverlässig zu erstellen, müssen im Design z. B. Toleranzen der verschiedensten Adaptionskomponenten und der Flachbaugruppe beachtet werden. Jeder gefederte Kontaktstift hat Toleranzen durch Taumeln und evtl. Verformung beim manuellen Setzen. Beim Erstellen bzw. Bohren der Löcher für die gefederten Kontaktstifte sind Toleranzen vorhanden, ebenso in der Führung der Flachbaugruppe. Die Leiterplatten selbst haben in ihrem Layout gewisse Toleranzen, die von der Größe der Platine abhängen. Diese Faktoren und Toleranzen setzen eine gewisse Größe und Form der Prüfflächen voraus. Erfahrungsgemäß reichen bei einer Europaplatine runde Prüfflächen mit 0,8 bis 1 mm Durchmesser aus. Man kann natürlich Adaptionen erstellen, bei denen die Prüfflächen nur einen Durchmesser von 0,5 oder 0,6 mm haben, aber dadurch erhöhen sich die Adapterkosten und die Standfestigkeit sinkt. Werden sehr große Platinen über Nadelbett kontaktiert, sollten Sie auf jeden Fall Prüfflächen größer als 1 mm verwenden.

Es ist durchaus sinnvoll, eine Leiterplatte nachzuentwickeln, um die Testfähigkeit und die Kontaktierfähigkeit zu verbessern. Die Adapterindustrie versucht immer wieder, durch abenteuerliche und aufwändige Adapterkonstruktionen nahezu jede Leiterplatte kontaktierbar zu machen. Die erarbeitete Lösung hilft aber nur dem Adapterhersteller, denn er schafft einen kaum funktionsfähigen Prüfadapter, der teuer ist und regelmäßig nachgearbeitet werden muss. Oft treten Kosten zwischen 6.000 und 12.000 € auf, obwohl ein Redesign der Leiterplatte einen Bruchteil (ca. 300 bis 500 €) kosten und sich die Standzeit der Adaption erhöhen würde.

Die folgenden Regeln für ein **Design for Testability (DFT)** sollen zu einer engeren Zusammenarbeit zwischen den Entwicklungsingenieuren beitragen und dem Prüffeld helfen:

- DFT Kontaktierung der Netze (Leiterbahnzüge)

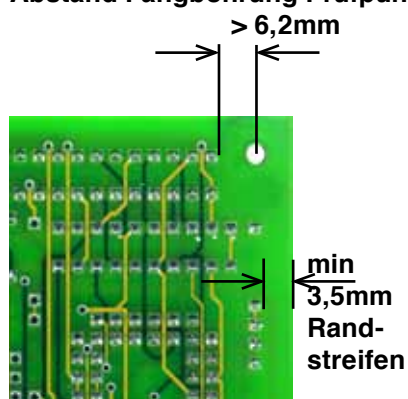
Für einen Incircuittest sollten Sie alle Netze erreichen können. Dazu müssen alle Netze (Leiterbahnzüge) sicher kontaktiert werden.

- DFT Prüfflächen

Für den Funktionstest können die gleichen Prüfflächen genutzt werden. Je nach Testaufgabe und Teststrom sollten jedoch, wenn nötig, mehrere Nadeln pro Netz genutzt werden.

- DFT Fangbohrungen

Abstand Fangbohrung Prüfpunkt



Um den Prüfling für die Kontaktierung sicher zu führen, sind Fang- oder Führungsbohrungen unverzichtbar. Erfahrungsgemäß sind Bohrdurchmesser zwischen 2 und 3,5 mm optimal. Für ein sicheres und nicht verdrehtes Einlegen der Baugruppe empfiehlt es sich, die Fang- oder Führungsbohrungen asymmetrisch zu platzieren, damit die Baugruppe nicht verdreht kontaktiert wird. Die Fangbohrungen sollten sich möglichst in jeder Ecke der Flachbaugruppe befinden. Es können aber bereits vorhandene Befestigungsbohrungen mit verwendet werden. Außenkanten sollten möglichst nicht genutzt werden, da diese in vielen Fällen gesägt oder ge-

schlagen und nicht gefräst sind. Die Fangbohrungen sollten im selben Prozess wie die eigentlichen Bauteilbohrungen hergestellt werden und möglichst nicht als Durchkontaktierung ausgelegt bzw. verzinkt sein.

•DFT Kontaktierung

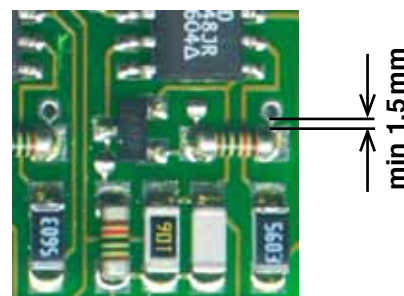
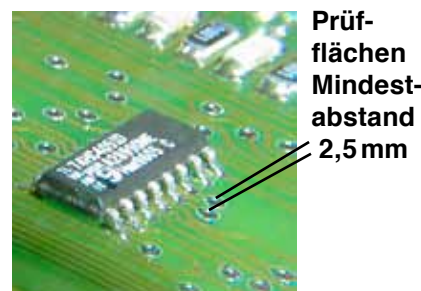
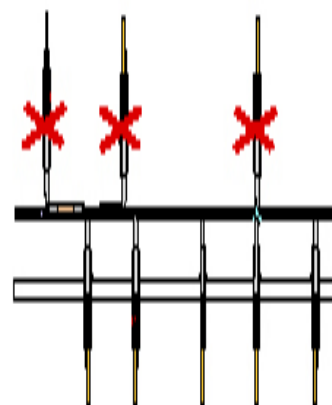
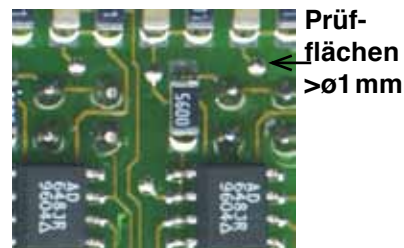
Die einseitige Kontaktierung ist die kostengünstigste Kontaktierung. Sie sollten dazu mit Hilfe von Durchkontaktierungen die Netze auf der Oberseite der Leiterplatte zur Unterseite bringen. Achten Sie darauf, dass bei beidseitiger Bestückung die einseitigen Prüfflächen nicht durch Bauteile verdeckt werden. Versuchen Sie niemals, auf IC-Anschlussbeinen oder auf Bauteilen zu kontaktieren, da diese keine sichere Kontaktierung bieten und durch den Versatz dieser Teile zu Problemen führen. Eine beidseitige Kontaktierung von oben und unten ist auf jeden Fall möglich, ist jedoch doppelt so teuer. Sie kann bereits während der Entwicklung vermieden werden, dann sind die Adaption und damit die Prüfkosten wesentlich niedriger.

•DFT Prüfnadeln

Für kostengünstige, robuste und langlebige Adapter haben sich Standard 1/10 " (100 mil)-Nadeln seit langem bewährt. Die Prüfflächen sollten daher so platziert werden, dass die Abstände von einer Prüffläche (Mitte) zur anderen Prüffläche (Mitte) mindestens 2,5 mm betragen, um diese Nadeln problemlos einzusetzen. 75 mil und 50 mil-Nadeln haben wesentlich höhere Preise, größere Streuungen in den Abmessungen und eine wesentlich kürzere Lebensdauer. Sie sollten möglichst nur dann verwendet werden, wenn sich keine andere Möglichkeit bietet, weil sich dadurch die Lebensdauer und Zuverlässigkeit des Adapters verschlechtern.

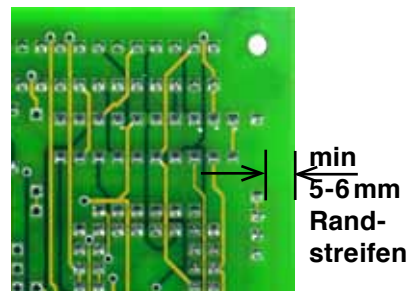
•DFT Abstand zwischen Prüffläche und Bauteil

Durch die Verschiebung der Bauteile und durch die Leiterplatten- und Bestückungstoleranzen sollten Prüfflächen mindestens 1,5 mm von den typischen Bauteilkanten entfernt liegen.



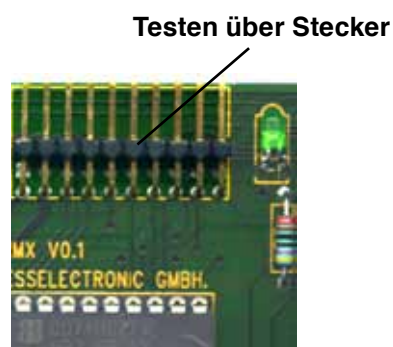
- DFT Randstreifen der Baugruppen

Da viele Baugruppen in größeren Stückzahlen produziert werden, sollte man bedenken, dass auch Inlinesysteme Verwendung finden. Die Kanten, an denen die Baugruppe durch das Inlinesystem geführt wird, sollten daher bauteilfrei sein, das bedeutet, dass die Außenkanten oder möglichst alle Kanten mindestens 5–6 mm freien Randstreifen haben. Abhilfe dafür kann nur ein spezieller Baugruppenträger liefern, der für jede Baugruppe erstellt werden muss. Bei Trennung von Mehrfachnutzen kann es zu einer mechanischen Verformung der Randbereiche der Platine kommen, sodass hier platzierte Bauteile brechen. Auch das ist ein Grund, die Bauteile nicht bis zum Rand zu platzieren.



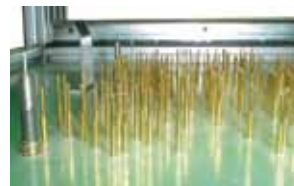
- DFT Teststecker

Bei Kleinserien haben sich besonders im Funktionstest Teststecker (Pfohlenverbinder) ideal bewährt, da man damit viele Testpunkte für den Funktions-Clustertest angehen und die Verbindung auch ohne Prüfadapter nur über die Schnittstelle und den Teststecker herstellen kann. Diese Methode ist aber bei größeren Serien meist unwirtschaftlich und sollte durch Prüfflächen und Nadeladapter ersetzt werden.



- DFT Gleichmäßiger Andruck

Wenn Sie einen Nadeladapter verwenden, achten Sie darauf, dass die gefederten Kontaktstifte (Prüfnadeln) möglichst gleichmäßig über den Prüfling verteilt sind, sodass Sie auch einen gleichmäßigen Andruck erhalten.



- DFT Funktionstest Ströme

Bei einem Funktionstest der Flachbaugruppe über einen Prüfadapter können größere Ströme als 1 A erforderlich sein. Standard 1/10"-Nadeln sind typisch spezifiziert mit 1,5 A, Sie sollten aber in der Praxis nicht mehr als 1 A über die gefederten Kontaktstifte fließen lassen. Ist der Strom höher, können Sie mehrere Nadeln verwenden und diese sozusagen parallel schalten, was den Vorteil hätte, dass Sie keine spezielle Hochstromkontaktstifte (überproportional teuer) benötigen, hat aber den Nachteil, dass Sie im Leiterplattendesign entsprechend mehrere Prüfpunkte benötigen.

- DFT Trenn- und Resetmöglichkeiten

Für den Funktionstest sollte die Baugruppe so konstruiert werden, dass Trennmöglichkeiten zwischen analogen und

digitalen Schaltungsteilen bestehen, um diese einfach und mit geringem Aufwand testen zu können. Sorgen Sie bei komplexen digitalen Schaltungen für Resetmöglichkeiten bzw. Autoresetmöglichkeiten, um die aufwändige Initialisierung der Baugruppe einzusparen. Das erhöht die Prüfschärfe und reduziert den Programmieraufwand. Selbst wenn dabei weitere Hardware oder Steckverbinder oder Zinnbrücken notwendig werden, ist bei einem späteren Test eine gravierende Kostenersparnis gegeben.

•DFT Mikroprozessorbaugruppen

Achten Sie beim Test von Mikroprozessor- oder Mikrocomputer-Baugruppen darauf, dass von der Entwicklungsseite ein Selbsttest des Mikroprozessors vorgeplant wird. So kann über einen speziellen ROM-Bereich und eine Brücke ein Einsprung geplant werden, damit ein Selbsttest für den verbleibenden ROM-Bereich als CheckSum-Test und für den Speicherbereich als Read-Write-Test vollkommen selbständig erfolgen kann. Der so vorgeplante Test sollte sogar so weit gehen, dass unter Verwendung von Kurzschlusssteckern an den Ports selbst der Porttest vollautomatisch erfolgt. Für den verbleibenden Analogtest empfiehlt es sich, den Mikroprozessor in Tristate zu schalten, sodass über digitale Kanäle die Ansteuerung der Digital-zu-Analog oder Analog-zu-Digital Wandler oder weiterer Module erfolgen kann.

•DFT Quarze und Quarzoszillatoren

Im Funktionstest sind viele Quarze oder Quarzoszillatoren im Einsatz, die selbstständig ihre Frequenzen erzeugen, welche durch die meisten Testsysteme nicht verarbeitet werden können. Deshalb empfiehlt es sich auf jeden Fall, eine Trennungsmöglichkeit in Form einer Brücke oder weiterer Schaltungstechnik von diesen Quarzoszillatoren zu schaffen. Werden dazu Eingänge zu Prüfflächen oder Teststeckern geführt, ist der Test der vielen Teilerketten wesentlich vereinfacht und kann schnell und unter geringem Aufwand realisiert werden.

•DFT Impedanzen und Frequenzen

Beim kombinierten Test von Incircuit und Funktion ist es nur bei einem Teil von Baugruppen möglich, die Pins (Prüfpins) zur gleichen Zeit angeschaltet zu lassen. Erfahrungsgemäß können etwa 55 bis 65 % der Baugruppen so getestet werden. Aufgrund der verwendeten Frequenzen, aber auch Impedanzen, besteht die Gefahr, dass die angeschalteten Nadeln mit ihren Verbindungsdrähten bis zur Matrix übersprechen, schwingen oder Nicht-Funktion zur Folge haben. Die Prüfung kann dann nur über einen Zweistufenadapter erfolgen, der die überwiegenden Nadeln abklemmt, um eine Beeinflussung zu vermeiden. Achten Sie daher während der Entwicklung darauf, dass die Impedanzen so niedrig wie möglich gewählt werden und, wenn möglich, auch die Frequenzen nicht in unnütze Höhen gebracht werden. Besonders hochimpedante und hochfrequente Baugruppen werden häufig von Prüfbeschaltungen beeinflusst. In diesem Fall sollten pneumatische Prüfstifte verwendet werden, die nur während des eigentlichen Prüfprozesses per Luftdruck angeschaltet werden und für die weiteren Prozesse nicht kontaktiert sind. Eine weitere Möglichkeit ist der Einbau von hochimpedanten Buffern in den Prüfadapter.

•DFT Batterien und Akkumulatoren

Werden Batterien auf einer Baugruppe verwendet, müssen diese Batterien für den Prüfprozess für Messaufgaben zugänglich, aber auch für den Incircuittest und den späteren Funktionstest abtrennbar sein, sodass sie den eigentlichen Prüfprozess nicht beeinflussen. Diese

Abtrennmöglichkeit hat auch den Vorteil, dass Baugruppen mit diesen Batterien beliebig lange gelagert werden können, bevor sie beim Kunden endgültig eingesetzt werden.

•DFT Boundary Scan

Aufgrund der immer dichter werdenden Baugruppen wird es immer schwerer, Prüfpunkte mit Nadeln zu kontaktieren. Der Boundary Scan bzw. JTAG-Test kann hier enorm Abhilfe schaffen. Dieses Testverfahren ermöglicht bei rein digitalen Baugruppen das Testen von Verbindungen zwischen den ICs, um auf diesem Wege sicher Unterbrechungen und Kurzschlüsse festzustellen. Dazu müssen jedoch alle Bauteile in diesem Bereich mit Boundary Scan-Zellen entwickelt sein, sodass sie mit Hilfe dieser Testmethode geprüft werden können. Es reicht nicht aus, boundaryscanfähige ICs zu verwenden. Es muss eine Teststruktur entwickelt werden, die die vier Leitungen, die für dieses Testverfahren benötigt werden, an alle boundaryscanfähigen ICs führt.

Leider sind analoge Bauteile und passive Bauteile mit dieser Testmethode nicht testbar. Deshalb sollte diese Methode nur für rein digitale Baugruppen eingesetzt werden bzw. für Baugruppen, die extrem dicht bestückt sind, wo man über die BoundaryScan-Zellen und über die vier Anschlüsse Schaltungsteile abtrennen oder auch Testpunkte stimulieren oder auswerten kann, die man über Nadeln aus Platzgründen nicht erreichen kann.

•DFT Schaltbilder für den Incircuit- und Funktionstest

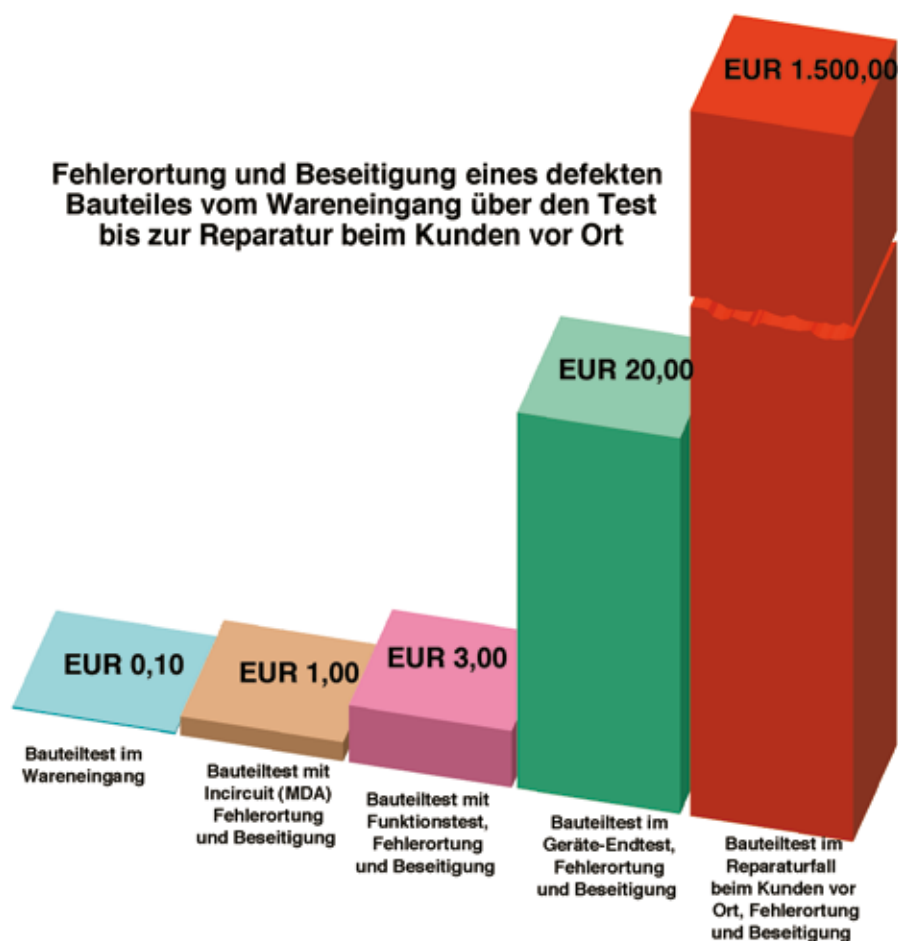
Bei vielen Entwicklern ist es mittlerweile zum bequemen Standard geworden, eine Baugruppe mit bis zu 20 Einzelschaltbildern, die über Anschlussverweise miteinander verbunden sind, zu dokumentieren. Wenn Sie mit solchen Schaltungsunterlagen Incircuittest- oder Funktionstestprogramme erstellen wollen oder auch später eine Fehlersuche einleiten müssen, werden Sie feststellen, dass diese Unterlagen zwar korrekt sind, aber vollkommen unbrauchbar. Achten Sie auch später für den Fieldservice darauf, dass solche unmöglichen Dokumentationen (Fleckerlteppich) auf keinen Fall in Ihre Prüffelder und schon gar nicht zu Ihren Kunden kommen, denn damit werden Sie sich den Zorn der Anwender zuziehen und ein Imageverlust für das Endprodukt wird die Folge sein. Achten Sie auf übersichtliche, einfach verständliche Schaltungen, die die Programmerstellung für Incircuittest, Funktionstest und spätere Fehlerortung so einfach wie möglich machen.

•DFT Kommunikation zwischen Entwicklung und Prüffeld

Informieren Sie sich über die Testmethoden Ihres Prüffeldes oder nutzen Sie Testsysteme bereits während der Entwicklungsphase. Sie können so bereits im Entwicklungsstadium viele Tests für den Incircuittest, Funktionstest oder End-of-Life-Test vorbereiten, sodass Sie für den eigentlichen Fertigungstest bereits komplette Testprogramme mit grafischer Fehlerortungsmöglichkeit und entsprechender Statistik Ihrer Fertigung übergeben können, und damit aufwändige Programmier-, Adaptier- und Prüfkosten reduzieren.

•DFT Speicherbauteile

Beim Programmieren von Flash RAMs on Board müssen Sie die nötige Hardware, mit anderen Worten Prüfflächen für gefederte Kontaktstifte, aber auch Steckverbinder für das Anschalten von Flash RAM-Programmiersystemen einplanen. Achten Sie dabei auch darauf,



dass der umgebende Mikroprozessor in Tristate geschaltet wird bzw. andere Vorbereitungen zur Programmierung dieser Flash RAMs getroffen werden. Planen Sie bitte ein, dass jeder Hersteller absolut eigene Ladeprogramme hat, die nicht von typengleichen oder Second Source-Herstellern erwartet werden können.

Der reine Incircuittest (MDA) stellt sicher, dass sich jedes Bauteil mit dem richtigen Wert in der richtigen Richtung am richtigen Platz befindet und dass keine Löt Kurzschlüsse und keine Unterbrechungen vorliegen. Die Wahrscheinlichkeit, dass die Baugruppe funktions-sicher ist, ist dadurch sehr hoch. Bei einem erfolgreichen Funktionstest können dagegen durchaus noch Bestückungsfehler vorliegen, die früher oder später zu sporadischen oder zu Totalausfällen führen können. Die Kombination aus Incircuittest und Funktionstest bietet daher die höchstmögliche Sicherheit für die sichere Prüfung eines elektronischen Gerätes bzw. einer Baugruppe.

Bereits beim Entwurf lassen sich so die nachfolgenden Prozesse optimieren. Bei Verwendung eines entsprechenden Incircuit- und Funktionstests können die Kosten, die später durch Frühausfälle entstehen, nahezu auf Null reduziert werden und die tatsächlichen Fertigungskosten, zu denen später leider auch die Instandsetzungskosten gerechnet werden müssen, reduziert werden.